

# トレンドを探る

## BGA実装における品質保証を実現した JTAGテストの実践的活用事例

(株)沖電気コミュニケーションシステムズ、アンドールシステムサポート(株)

### 1.はじめに

日本のものづくりは、大手企業を中心に海外へと、その比重を高めようとしている。しかし、少量多品種分野に関しては、まだまだ国内で生産されている比率が高い。最近、これら少量多品種展開している製品で高密度実装基板の占める割合が増えている。さらに、BGAやCSPといったパッケージの採用も目立ってきている。

小ロット製品は、厳しいコスト競争もあり、十分な検査コストをかけられない事情もあるため、従来通りの外観検査とインサーキットテスト(以下、ICT)及びファンクションテスト(以下、FCT)が中心となっている。このため、BGA部分の検査が十分にできず、品質保証上の大きな課題になっている。JTAGバウンダリスキャンテスト(以下、JTAGテスト)という検査手法を用いれば、現状のICTやFCTと併用させることで、高密度実装基板上のBGAに関する実装保証が実現できる。

本稿では、少量多品種展開が進む高密度実装基板に対して、JTAGテストを開発段階から適用させることで、これらに対する品質保証活動で高い実績を上げている(株)沖電気コミュニケーションシステムズ(以下、OKIコミュニケーションシステムズ)の取り組みを紹介する。少量多品種展開におけるBGA実装保証に関する多くの気づきを与えてくれるであろう。

### 2.少量多品種展開のBGA搭載高密度実装基板が抱えている問題点

少量多品種展開する電子機器や産業機器に組み込まれている実装基板上に、BGAやCSPのパッケージが多く採用されるようになってきている。BGAは、従来型パッケージとは異なり、入出力ピンがデバイスの裏面に隠れる配置構成をしている。このため、実装基板における検査に大きな影響

を与え始めている。そこで、BGAの普及に伴う少量多品種基板の問題について考えてみる。

現在、実装検査でよく使われているICTやFCTでは、今後BGAの品質保証は十分に行えなくなるであろう。特にICTでは、テストカバレッジの向上が思うように見込めずより深刻な状況だ。主要部品のBGA化は、今後も加速されるであろうから、ICTだけではBGAの品質保証は見込めない。

少量多品種基板の多くは、ロット当たりの生産台数が、100台以下となり、10台前後という場合も珍しくない。基板単体による実装検査に十分な費用を投入できない事情もあるようだ。このため、ICT工程の次に組み立て検査工程を割り当てる場合が多い。

組み立て検査とは、製品内に実装基板を組み込んで行う実機検査を意味する。もし、この検査工程で不良判定された場合は、故障個所の特定が困難な場合が多く破棄せざるを得ない。

少し冷静に考えてみると、ICT工程では、BGA部分を検査対象外としているから当然という見方もある。つまり、BGAであるという理由により実装基板上の主要部品であるプロセッサ、メモリ及びASICをICTの検査対象から外している。この点は、今後ICTを使った検査設計を考える上で十分留意すべきところであろう。

本稿で取り上げている少量多品種基板は、BGAが複数搭載されている高密度タイプの基板で、実装に対して高い技術力と設備が必要となる。さらに、BGAに関しては、実装保証が十分に行われていない厳しい現実もある。

これらを解決する効果的なアプローチとしてJTAGテストを上げることができる。ICTのテストプローブに相当する機能が、BGAパッケージのデバイス中にテスト回路としてあらかじめ組み込まれていることを、どれだけの方がご存知であろうか?このテスト回路を活用することで、効果的にBGAを実装した高密度基板の品質向上を実現させることができる。

### 3.BGAの実装保証を効果的に実現する JTAGテストとは？

少量多品種展開している高密度実装基板における深刻な問題については、先ほど説明した通りだ。今後BGAパッケージは、ますます普及していくものと思われるだけに、外観検査やICTといった検査手法だけでは、顧客が求めている品質を提供できないであろう。しかし、安心して欲しい。BGAパッケージをもつデバイスの多くは、実装状態を確認

するためのテスト回路を内蔵している。これをバウンダリスキャン(JTAG)と呼ぶ。IEEE国際標準規格1149.1として定められており、BGAパッケージの実装保証をする世界標準のテスト手法である。ここでは、その概要について紹介する。

図1を見ていただきたい。BGAデバイスの多くは、このような仕組みをもっている。BGAの入力ピンまたは出力ピンとデバイスの内部回路(コアロジック)間には、1ビットのレジスタが配置されており、バウンダリスキャンセルと呼ばれる。これらのセルは、デバイス内部でシフトレジスタを構成し、外部からテストクロック(TCK)を与えることで、BGAの入出力ピンの状態をJTAGテスト用入力ピン(TDI)と出力ピン(TDO)を通して任意に観測できる。特筆すべきは、これらのI/O操作がデバイスのコアロジックを切り離れた状態で実行できる点にある。複雑な動きをするCPUやFPGA上の各ピンを単なるI/Oポートとして操作できる意義は大きい。バウンダリスキャンセルは、図1の下図で示すようにICTのテストプローブと同様な動きをすることから、シリコンネイルとも呼ばれている。

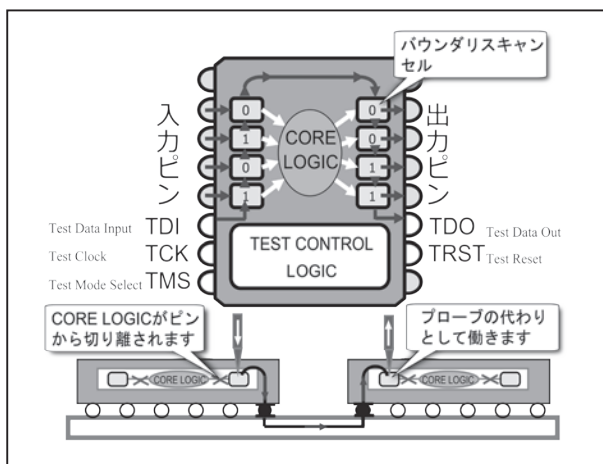
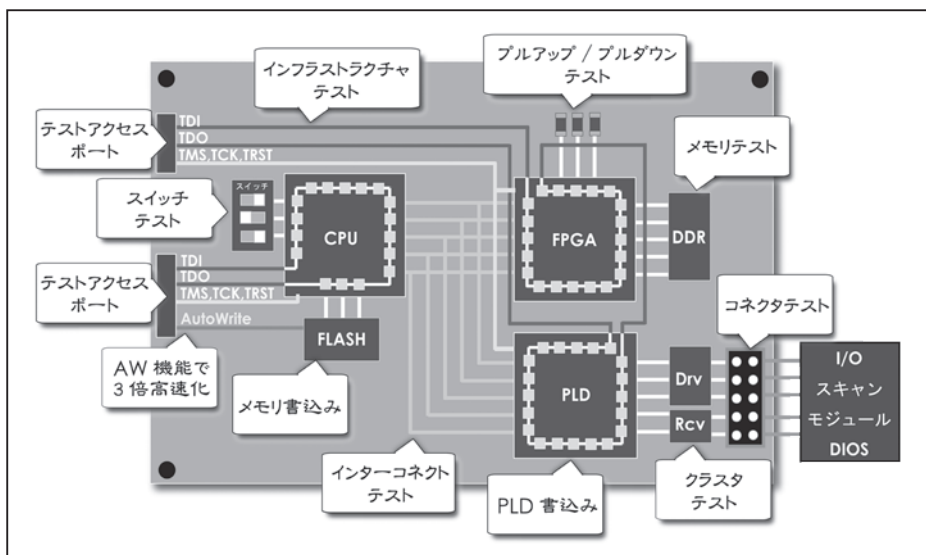


図1 実装状態を検査するために BGAデバイス内に組み込まれているテスト回路

JTAGテストは、4本(もしくは5本)の信号線で被検査基板全体を検査できるため、ICTやFCTのようにテストプローブを多数用意する必要はない。

ここで図2を見ていただきたい。基板上にJTAG対応デバイスが、複数搭載されている。JTAGテストを行うには、まずBGAの入出力

ピンの状態を読み出すための配線として、BGA間のJTAG対応ピンであるTDIピンとTDOピン同士を結線させる必要がある。次にJTAGテストツール側と接続するためのテスト用ポートを被検査基板側に設ける。これをテストアクセスポート(TAP)と呼ぶ。BGAデバイスの入出力ピンの状態は、このTAPを経由してJTAGテストツール側にシフトイン・シフトアウトされる。このように、JTAG対応デバイス間を簡単なチェーン接続させるだけで、図



図中で、CPU、FPGA及びPLDが、JTAG対応デバイスとなる。これらを簡単なチェーン接続させるだけで、多様なテストアプリケーションが利用可能になる。コネクタ類も、DIOSモジュールというオプション製品を活用することで検査対象に加えることができる。

図2 JTAGテストを行なうための被検査基板上の配線

2のとおり多様なテストアプリケーションを提供する。もし、図のような被検査基板の構成であれば、80%以上の検査カバー率が期待できる。JTAGテストを実際に行っているところを見ると、ICTやFCTよりもシンプルな機器接続に驚かされる(写真1)。検査用テストアプリケーションは、JTAG Technologies社のJTAG ProVisionツール上で自動生成される。その手順は、すごくシンプルである。まず、被検査基板のネットリストとJTAG対応デバイスの定義ファイル(BSDL)を用意してツール側に入力する。これにより、ネットリストから部品リストが抽出される。JTAG ProVisionには、これら部品に対応する12万種を越える部品モデルが既に用意されている。あとは、これらのモデルと抽出された部品ごとの対応リスト(マップファイル)を作成するだけで、テストアプリケーションの自動生成が行われる。

このようにテストアプリケーションは、被検査基板のネットリストベースにツール側で自動生成されるため、だれもが同じ品質のテストアプリケーションが作成できる。FCTの場合は、プログラマーの力量がテストアプリケーションの品質に大きく影響を与えてしまうだけに対照的だ。JTAG ProVisionは、部品モデルをベースとしたライブラリ指向のため、FCTのプログラムよりも再利用性が著しく高いところに大きな特徴がある。JTAGテストに関して、より詳しい情報が必要な場合は、アンドールシステムサポートのWEBサイト<sup>1)</sup>を参照していただきたい。各種技術レポートが入手できる。

## 4. JTAGテスト導入で BGAの実装保証を確立した企業紹介

OKIコミュニケーションシステムズは、埼玉県所沢の西

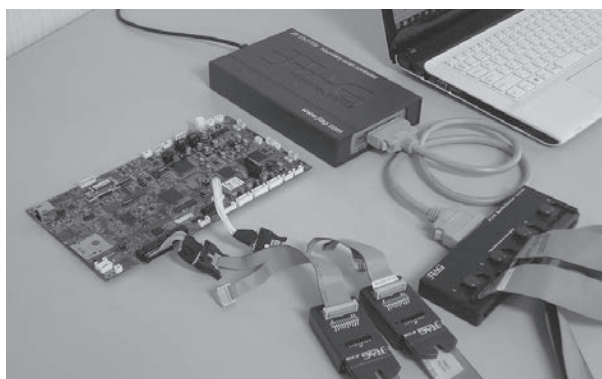


写真1 JTAGテストツールのシンプルな機器接続

武ドーム球場近くにある。地図を眺めてみるとおよそ2時間以内で首都圏や北関東の主要なところへアクセスできる、ものづくりには好立地なところにある。同社は、OKIグループの中で社会インフラ系システム(電力制御、交通機器、放送及び無線・電源)の分野における生産・開発拠点としての中核を担っている。さらに、長年この分野で培ってきた高度な技術力と豊富なノウハウを背景に、今後、EMS事業にも積極的に力を入れていく方針である(写真2)。

製造は、関連会社である東邦電子(株)の国内2工場(所沢/日高)で対応している。最近のエレクトロニクス製品は、高度化・多様化が著しく、常にスピーディでフレキシブルな生産体制が求められている。同社では、開発と製造の距離間を縮める体制をいち早く確立している。もし、製造先に問題が発生しても、開発側スタッフが直ぐに駆けつけ迅速な問題解決が可能だという。「かゆいところに手が届く」、「小回りが利く」ことをモットーにしたものづくりを常に実践している。

プリント基板の実装は、東邦電子の日高工場に対応している。工場内には、最近導入した最新鋭のSMTマシンが2ライン配置されている。0402及び0603チップや0.4mmピッチ対応のBGAやCSPを実装できる能力をもっている。特に、大型高多層高密度実装が行える設備の充実に力を入れているようである(写真3)。生産量の多いプリント基板の実装は、台湾や中国シンセンの提携先で対応している。日本と変わらぬ品質を維持するため、定期的に東



事業内容は、社会インフラ系システム(電力制御、交通制御、放送及び無線・電源)分野、電源ユニット及び洗浄装置の開発・製造と、これらの技術を活用したDMS/EMS事業である

写真2 OKIコミュニケーションシステムズの社屋

邦電子のスタッフが各地に渡り、現地の品質保証水準を厳しく監視する体制も確立できているという。

同社の手がけるEMS事業は、他社と大きく異なる点をもつ。それは、バーチャルファクトリーとしての展開である。図3の右上側部分が、一般的な基板製造を請け負うEMS事業の範囲を示している。OKIコミュニケーションシステムズが目指しているのは、設計段階から製造、出荷までをサポートするトータルアウトソーシングサービスである。下側部分のDMSと書かれている部分に相当する。

最近のものづくりは、多様化する世の中の需要に応じて迅速な製品供給が求められる傾向が少量多品種製品でも著しくなっている。これらの製品開発には、高度なマイコンやFPGAそしてBGAパッケージが広く使用されるようになってきている。このため高度なスキルを持った開発要員が必要となり、多くのものづくりを行っている企業では、その要員確保に悩まれていることであろう。

OKIコミュニケーションシステムズでは、OKIグループ内の社会インフラ系システムの中核企業として30年にわたり培ってきた通信・制御技術のノウハウを身につけた開発技術者を多数抱えている。同社が提唱するバーチャルファクトリーは、これらの人材を活用して、OKIグループの高品質なものづくり基準で、設計開発から製造、出荷までを提供しようとするものだ。もし、ニッチ分野の自社製品における競争力強化を模索しているようであれば、会社のリソースをコア・コンピタンス(得意分野)に集中させることができる大変

魅力的なソリューションになることであろう。

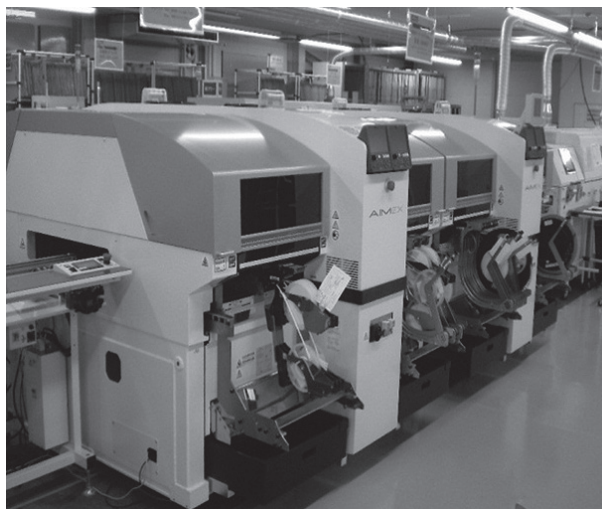
同社では、JTAGテストを導入したことで、小ロット、たとえ1台からの生産であっても、BGAが搭載された高密度実装基板に対しても高い品質を保証できるものづくりが可能だという。もし、“バーチャルファクトリー”に関心があるようであれば、同社のWEBサイト<sup>2)</sup>を訪れてみていただきたい。

## 5. 実践的なJTAGテストを活用した品質保証活動の事例

### 1. 開発段階からのJTAGテスト設計の実践

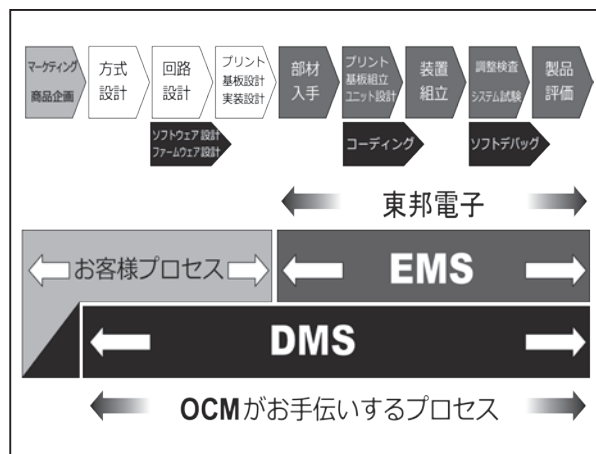
OKIコミュニケーションシステムズは、JTAGテストツールを2002年2月に導入している。その当時は、社会インフラ系設備にBGAが使われ始めた頃で、いち早くJTAGテストに着目した企業の一つになる。すでに、何機種かのJTAGテストの経験をもっていたので、2006年に開発段階からJTAGテストによる検査設計(Design For Test)を試みることにした。

この対象基板は、社会インフラ系設備の制御基板で、サイズが220mm×200mmの6層基板となっている。主要部品は、32ビットCPUとCPLDを2個搭載しており、いずれもJTAG対応デバイスである。メモリは、16MビットのSRAMが2個、32MビットのFlashメモリが1個搭載されている。これらは、非JTAG対応デバイスであるが、接続



0.4mmピッチ対応のBGAやCSPを実装できるSMT実装ラインを2ライン保有している他、X線検査装置、フライングテストなどの少量多品種製品を製造検査する設備が充実している

写真3 大型高多層高密度実装を行なう最新の実装設備

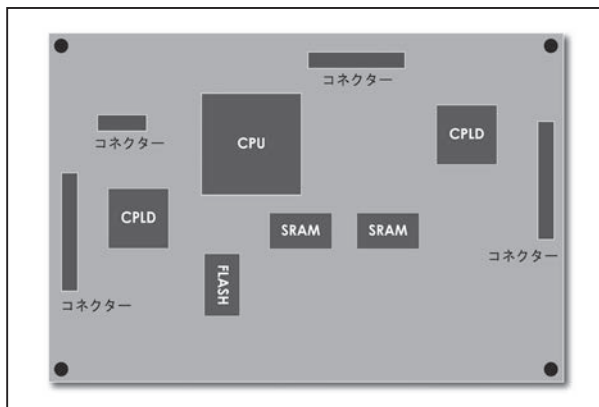


同社のDMS/EMSは、OKIグループの高品質なものづくり基準で設計開発から製造、出荷までをお客様のバーチャルファクトリーとして活用できる

図3 OKIコミュニケーションシステムズが提案するお客様のバーチャルファクトリーとしてのDMS/EMSの位置付け

先のJTAG対応デバイスから直接制御可能なため、JTAGテスト範囲に含めることができた。この他に、大小の外部コネクタが数個搭載されており、そのピン総数は、50ピンほどになる(図4)。

JTAGテストで最大の効果を上げるためには、開発段階からの検査設計が大変重要な意味をもつ。今回は、多ピンのBGAパッケージをもつCPU部分に基板上の多くのネットが集中している。このため、ICTでは十分な検査カバー率を確保することができないことから、このBGA部分の実



主要搭載部品として、CPU (BGA 400ピン)とCPLD (QFP 96ピン)のJTAG対応デバイスが実装されている。今回は、BGAの実装保証を中心とした検査設計を立てたので、CPU部分のみをJTAGテスト対象とした

図4 JTAGテストでBGAの接続保証を実施した被検査基板のイメージ

装保証をJTAGテストで行う検査方針を立てた。これにより、基板全体の検査カバー率を大幅に向上させることができた。ICTの有効活用という観点からも注目すべき内容であろう。

JTAGテスト設計で留意した点は、JTAGテストのチェーン構成を2TAPに決定したことだ。CPUをTAP1、そしてコネクタ類をTAP2にそれぞれ割りあててことにした。今回使用するJT37X7/TSIコントローラは、最大4TAPまでサポート可能なため、問題なく対応できた。バーチャルファクトリーとしてDMS/EMS展開している会社では、このような検査設計が開発段階から実践されている。

## 2.JTAGテストで判定された不良基板の解析

今回は、量産ラインへのJTAGテストツールの投入となるため、JTAG ProVisionの標準的な操作画面(図5)でなく、現場からの要望もあり、シンプルで視認性のよいカスタムGUI画面を採用した(写真4)。第一ロットまでは、東邦電子(日高)でJTAGテストを含めた量産を行っていたが、生産台数の増加にともない海外の委託先で生産することになった。海外委託先から同社に納品された初ロット1,000台から120台の抜き取り受け入れ検査(JTAGテスト)を実施した結果、約3%の4台が不良判定となった。しかし、現時点で十分な原因も特定できなかったことから、全数JTAGテストを実施することにした。すると、さらに41台の不良が検出され、累積不良は45台(約4.5%)に達した。

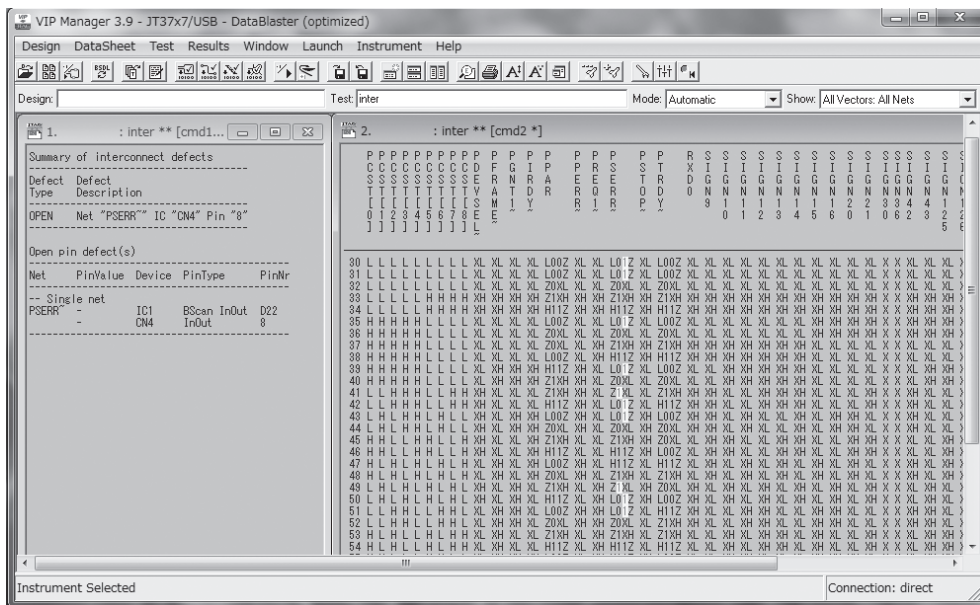


図5 コネクタCN4の8番ピンがオープン故障であることを特定した時の故障解析画面

JTAGテストの故障解析レポートを参考にしながら、まずはBGA周りの集合抵抗(ネットワーク抵抗)付近を20倍の顕微鏡を使って目視検査を実施した。基板1枚数あたり15分から20分をかけて全45台すべてに対して行なったが不具合は発見されなかった。

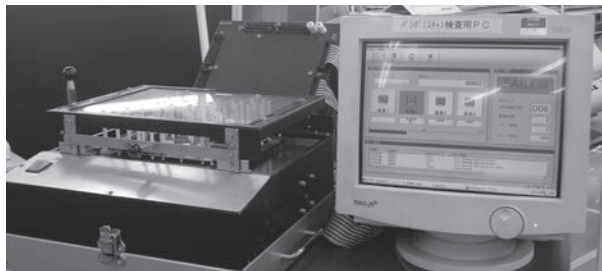


写真4 量産工程で使用されているJTAGテスト検査機とカスタムGUI

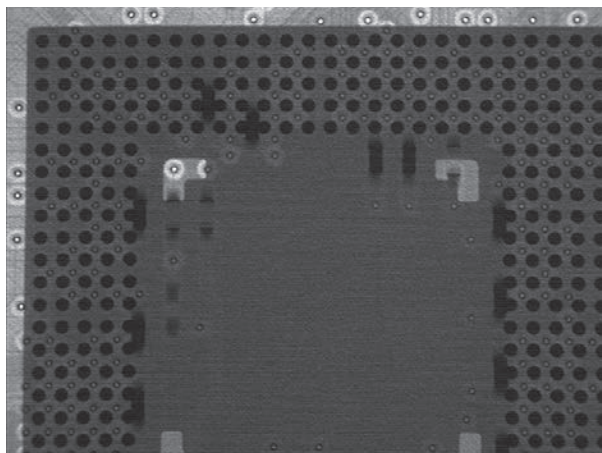


写真5 CPU (BGA 400ピン)のX線画像

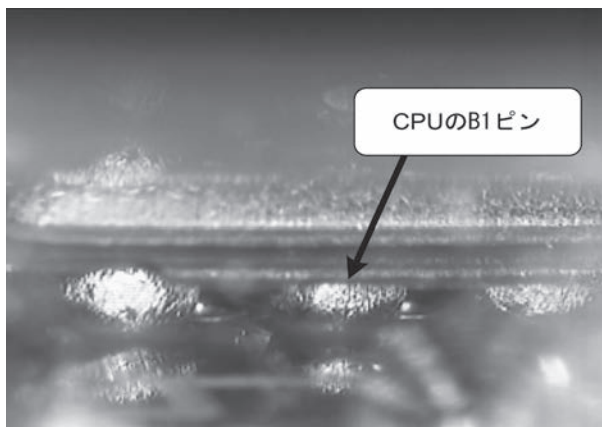


写真6 JTAGテストで不具合検出されたCPU (BGA 400ピン)の特定ピンに対するマイクロスコップ画像

BGA以外の目視検査で不具合が発見できなかったことから、BGA部分に不具合要因が潜んでいる可能性が高いという判断のもと、X線検査機による解析を進めてみることにした。この結果、45台のうち3台で、バンク間のショートが検出され、BGAと基板間に異物を発見することができた。それ以外の42台では不具合の発見はできなかった(写真5)。これらの不具合要因として、BGAの bumps と基板面がオープン状態となっていることも十分考えられるため、3D-X線検査機で先の42台分の解析を行ったが、 bumps のオープン状態を確認することはできなかった。さらに、マイクロスコップを使った解析でも同様であった(写真6)。

ここにいたって、不具合品の解析作業にやや行き詰まりを感じてきたので、不具合品42台の中から6台を選び出して、設計者との解析レビューを行うことにした。基板1枚ごとにJTAGテストの故障解析レポートの内容を確認しながら故障要因の特定につとめた。その後、機能検査を再度実施したところ、2台については良品判定となった。治工具関連のケーブルなどの接触不良に何か原因があるのだろうか?最終的に、6台中の4台において、再び機能試験でも不良判定となった。

### 3.故障解析レポートからBGA不良個所の発見

これまで不良基板の故障個所を発見するため解析作業を抜き取りで進めてきたが、2台については再機能検査で良品判定となった。それ以外は、依然として原因不明のままである。手元にある45台分のJTAGテストの故障解析レポートを見返していると不具合個所の部品番号とピン番号が含まれていた(図6)。これらをBGAパッケージのピンマップ上に統計表示できれば、不具合個所との位置関係を関連付けられるのではないかという考えが浮かんだ。

Summary of memory faults	
Fault type	Fault description
BRIDGE	Net SIGN1042 and net SIGN1089
BRIDGE	Net SIGN1042 and net SDD[30]
BRIDGE	Net SDD[29] and net SIGN1089
BRIDGE	Net SDD[29] and net SDD[30]

Net bridging faults				
Net	Use	IC	Dir	Pin
Note: SDD[29] = SIGN1042 + SDD[29]				
SDD[29]	B	IC1	R	V26
	A	IC1	W	V26
Note: SDD[30] = SIGN1089 + SDD[30]				
SDD[30]	B	IC1	R	T22
	A	IC1	W	T22

実際の基板上でIC1のV26ピンとIC1のT22ピン間でショート確認ができた

図6 JTAGテストで不良判定した時の故障解析レポート

さっそく、Excelの統計処理機能を活用してデータ分析を行ってみたところ、表1の通り、不良個所の分布が、BGAパッケージの外周ピンに集中していることが分かった。さらに故障解析レポートから不良内容がBGAパッドのパターン断線の可能性があることも推測できた。特に、不具合個所が外周ピンの1列目及び2列目に集中していることが明確になった。このBGAを実装基板の真横から直視すると、比較的ピン間が広いことが確認できた。そこで、テスト棒の先に0.26mmの線材を巻き付け、基板の側面から故障解析レポートで示されたBGAパッドの導通をテストで確認したところ、先の4台で導通なしを確認できた。このため、パターン断線の可能性を疑った。

X線検査機でパターン断線の確認を行ったが、画像上で見つけることはできなかった。やはり、BGAの剥離の可能性が一番高いとの判断から、思い切ってBGAを剥がすことにした。BGAを加熱して、先端部の薄いマイナスドライバとニッパを使って、BGAを慎重にゆっくりと剥離させた。写真7は、左側が基板面で、右側に剥がしたBGAの裏面を確認できる。「AF13」というBGAのボール位置が故障解析レポートで特定されたところになる。基板側とBGA側の「AF13」のボール位置を見ると、剥がした痕跡がなく両方の個所とも、はんだ面がきれいであることから、未はんだであると判断することができた。同様なことを残り3台にも行ったところ、いずれも未はんだ現象を目視確認できた。

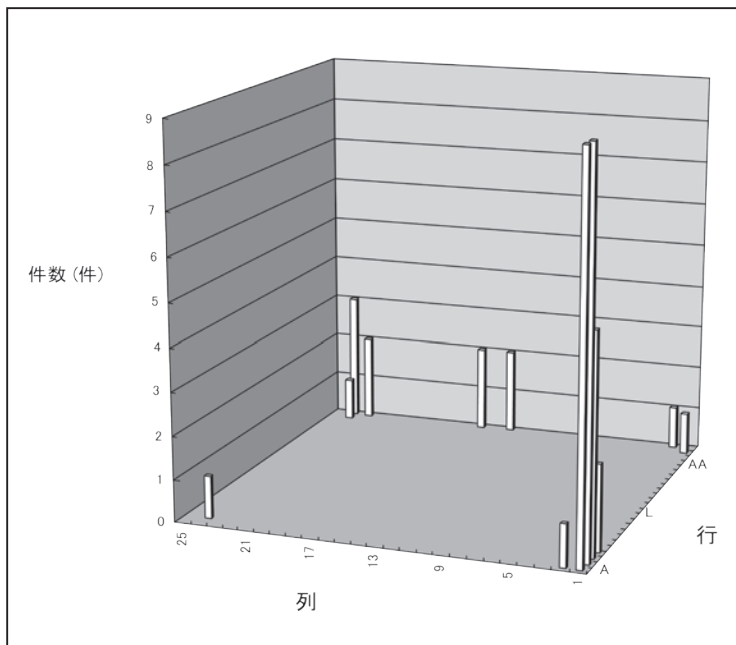


表1 BGAパッケージにおけるJTAGテスト不具合個所の発生分布図

## 4.BGA実装の品質保証を向上させた改善

JTAGテストの故障解析レポートからBGAの不具合個所を統計処理した結果、BGAの外周に不良が多く発生することが分かった。BGAを剥離させて、BGAバンプと基板パッド間の未はんだも目視確認することができた。しかし、これだけでは、不良基板の故障確認のみで終わってしまい、ものづくりの品質向上に結びつかない。OKIコミュニケーションシステムズでは、組織的にも品質保証部が独立しており、各分野の専門家を配置している。今回の場合も、品質保証という立場から徹底した原因究明が行われた。

品質保証活動として、JTAGテストで不具合判定された45台の中から6台を抜き取り、徹底調査を実施した。JTAGテストで不良個所のBGAバンプが特定できるため、その部分に対して断面解析を行った(写真8)。正常品は、バンプと基板側のランドに塗られたはんだペーストが十分融解できていることが確認できる。しかし、不良品の場合は、はんだペーストの融解が不十分なところがあり、バンプとランド面にクラックが入っていることが分かる。

さらに、このようなクラックが発生する原因を調べるために、電子顕微鏡を使って分析したところ、はんだペーストとランド及びバンプ間に金属間化合物が形成されていた(写真9)。この化合物は、 $Cu_6Sn_5$ と $Cu_3Sn$ という成分からなり、はんだと銅が化学反応を起こすことで、これらの境界面で成長する。写真7をよく観察してみると金属間化合物 $Cu_6Sn_5$ が、基板の銅面辺りで波をうったように成長しているのが分かる。 $Cu_6Sn_5$ の厚さは、通常は $1\mu m$ 程度であるが、今回の異常品の場合は、 $3\sim 6\mu m$ まで成長している。この化合物は、はんだを弾く性質があるため、必要以上にこの化合物の層が厚くなると未はんだやクラックの要因に繋がることになる。

この化合物は、はんだ付け部分が高温下に長時間さらされると顕著に成長する傾向がある。このため、第二ロットの海外ペアボードメーカーへハンドレバラーの温度管理を再調整するよう指示した。これにより次の量産ロット1,000台では、JTAGテストによる不良判定は14台程度になり、不具合個所も目視検査で容易に検出できる内容になった。その後、BGAの未はんだに関わる不具合は発生しておらず、品質保証活動によって基板実装品質が大きく向上したことが実感できた。

## 6.まとめ

本稿の冒頭で、少量多品種展開されている高密度実装基板に搭載されているBGAデバイスの実装検査が十分に行

なわれていない点を問題提起した。これら実装基板の主要部品であるBGAパッケージはその実装を保証すべきであると考え。ぜひとも、この問題をJTAGテストで解決していただきたい。

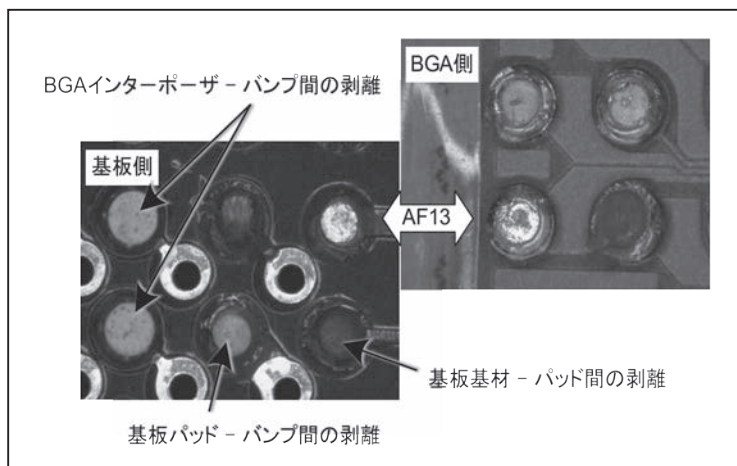


写真7 BGAを剥離させて、BGAの「AF13」ピンで未はんだを目視確認した時の画像で、はんだ面がきれいであることが確認できる

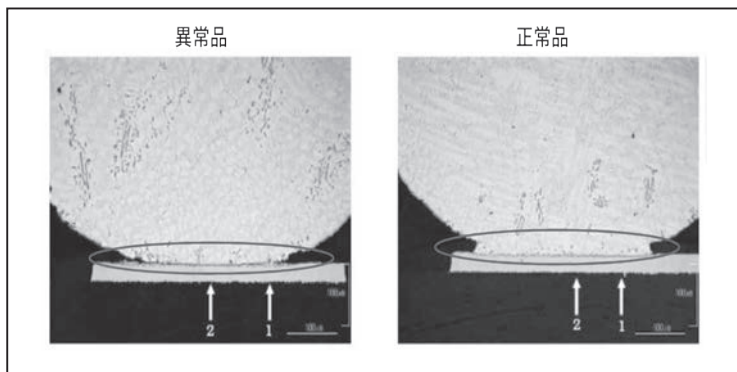


写真8 破壊解析によるCPU(BGA 400ピン)の断面画像

今、源流管理が注目されている。これは、検査(工程検査や出荷検査)を厳しくしても不良を多く見つけることはできるが、不良自体は減らないという考えである。まさに、今回紹介したOKIコミュニケーションシステムズで実践している品質保証活動そのものである。不良を減らすには、製造品質に影響する要素を管理(発見、制御)する必要がある。JTAGテストを活用すれば、BGAの不良個所の部品番号とピン番号が特定できるため源流管理を実践できる。同社の事例のように検査工程の前工程までさかのぼり、加工工程への効果的な改善が可能となる。

今回紹介したOKIコミュニケーションシステムズは、JTAGテストを開発段階から実践しているだけでなく、製造現場においても、JTAGテストを活用した徹底した源流管理を実践している。今後、源流管理は、高密度実装の分野において積極的に取り組むべきである。同社の提案するバーチャルファクトリーは、多くの顧客にこのような高い満足を与えるであろう。

### <参考資料>

- 1) [http://www.andor.jp/jtag/technology\\_report.html](http://www.andor.jp/jtag/technology_report.html)
- 2) <http://www.o-cms.co.jp/>

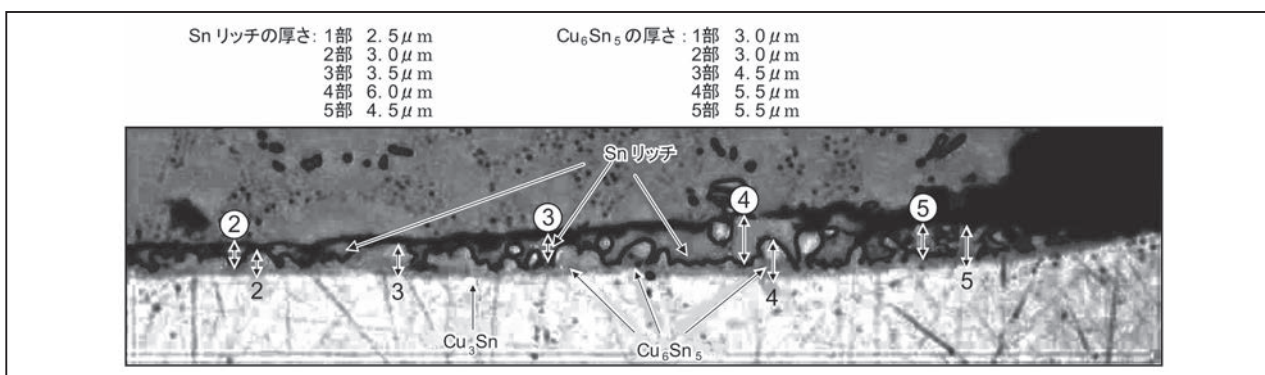


写真9 BGA側パンプと基板側ランド間の未はんだ部分を電子顕微鏡で解析した画像