

# 実態調査から考える BGA基板の5つのテスト戦略

アンドールシステムサポート(株) / 谷口 正純

### 1 はじめに

2021年2月4日に、エレクトロニクス実装学会 検査技術委員会の公開研究会が初のオンラインで開催された。2020年に実施した『実装基板の検査に関する実態調査報告』の結果報告というテーマで、実装部品の調査結果、基板検査の課題と課題解決策について研究結果を発表した(図1)。

今回はこの公開研究会の内容から、国内企業の実装部品のトレンドと検査の課題、不具合再発防止策について取り上げ、JTAGテスト(バウンダリスキャンテスト)を活用して、設計段階で高密度実装基板をどのようにテスト戦略を検討すべきかを紹介する。

### 2 実態調査にみる 実装基板の動向

実態調査のアンケートは、検査工程の状況と課題、設計や製造、経営に役立つ情報を発信するために行い、国内の自動車機器、産業機器、通信機器、映像機器、事務機器などの幅広い企業から回答があった。

前回は2007年に実態調査が行われたが、2020年に13年ぶりに実態調査を実施した。この実態調査の結果から、実装部品の変化と実装基板検査の課題が見えてきた。

皆さまの製品の品質を向上するためには、製造時に「適切な検査」が行われて、「正しい不具合の情報が設計者にフィードバック」されることが重要になるが、今回の実態調査の結果から、基板と実装部品のトレンドと国内企業がどのような検査の課題をもち、不具合の再発防止に取り組んでいるか知ることができた。

### 3 チップ部品の微細化

はじめに、実態調査の中から、チップ部品のサイズに関する結果を図2に示す。

チップ部品のサイズについては、実に50%を超える企業が1005サイズのチップ部品を使用していることが分かった。さらに驚いたことは、0603以下のチップ部品を使っている企業が47%もあったことである。部品の入手性とコストの影響により、チップ部品の微細化は私たちの想像以上に進んでいることが分かる。

チップサイズが小さくなると基板上の面積には余裕がで



図1 検査技術委員会のオンライン公開研究会

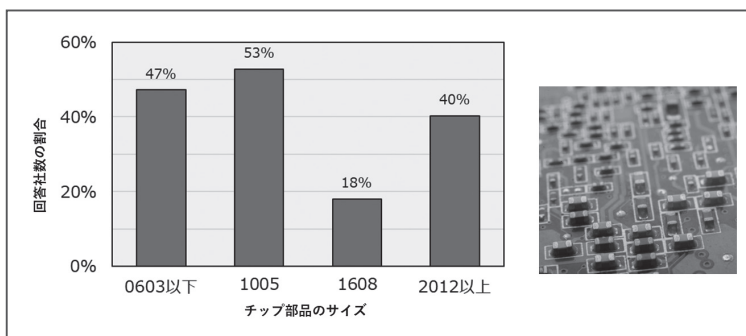


図2 実態調査結果 チップ部品の微細化

き、基板の設計は容易になるが、チップ部品の実装時にチップ立ち、クラックなどの実装不良、パッドサイズの小型化によるはんだ不足など、様々な実装トラブルが増えてくる。一般的に0603以下の部品は、手作業によるリペアが困難となるため、実装後のテストと不具合発生時の故障解析により、製造不良を起こさないための的確なフィードバックと最適な設計ルールを決めることが重要になってくる。

## 4 BGA部品の狭ピッチ化

次にBGA部品の実態調査を図3に示す。

FPGAやCPUなどのBGAパッケージの狭ピッチ化については、皆さまも実感されているのではないだろうか。BGA端子ピッチの実態調査の結果にも、その傾向が表れており、想像以上にBGA部品の狭ピッチ化が進んでいることが分かった。0.8mmピッチがもっとも多いと予想していたが、0.3～0.5mmピッチのBGAを使用している企業が40%を超えてもっとも多い結果になった。基板設計者の方は、BGAの内側のピンをどのように外側に引き出すか、非常に頭を悩ませているのではないだろうか。

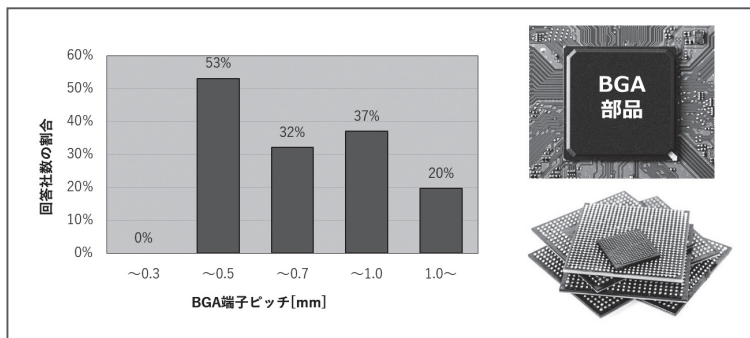


図3 実態調査結果 BGA部品の微細化

0.5mmピッチ以下のBGA部品は、この数年の経験から実装トラブルが多く発生することが分かっているため、どのような方法でテストして実装保証をするか、もし不良品ができてしまったときに、故障箇所の特定をどのように行うかを、設計時に考慮しておくが必要になる。

外観検査、目視検査ではBGA部品の検査はできないし、X線検査では微細クラックの検出は難しい。そのため、電気テストがもっとも効果的な検査手法となるが、検査のためのテストパッドを外層に設けると、BGAで使われている高速信号にとってはスタブとなってしまい、信号の反射によりノイズ源になってしまう。

しかし、JTAGテストは、BGA部品自体をテストプローブとして扱える電気テストとなるため、BGA実装基板のテストとデバッグには最適な検査手法になる。

## 5 プリント基板の高密度化と1チップ化

次にプリント基板のピン数に関して、2007年と2020年の実態調査の結果を比較してみよう。

図4に示すプリント基板のピン数の変化については、2007年のピークが5,000ピン以下であったが、2020年のピークは1,000ピンと減少している。また、図5に示すネット数は、2007年のピークが2,000本という結果に対して、2020年は1,000本以下に減少していることが分かった。

2007年頃の産業機器では、主な部品構成として、マイコンとFPGAをそれぞれ実装した基板構成が一般的なものであったが、2020年にはArmプロセッサを内蔵したFPGAや

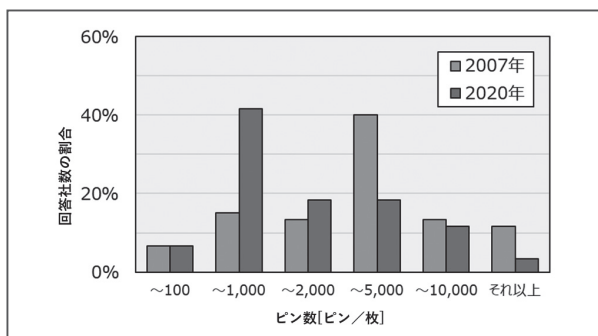


図4 実態調査結果 プリント基板のピン数

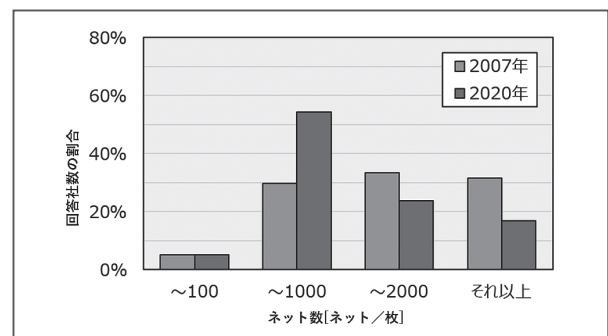


図5 実態調査結果 プリント基板のネット数

FPGAのソフトプロセッサが主流となり、主要部品がワンチップ化したために、このようにピン数、ネット数が減少傾向にあると考えられる。この結果は、BGA端子ピッチの微細化傾向がFPGA部品のBGA端子ピッチのトレンドと一致していることから分かる。

## 6 検査手法に関する課題

実態調査が示すように、部品の微細化とプリント基板の高密度化が進む中、どのような検査手法に課題を抱えているのか見てみよう。

図6に示す実態調査からは、外観検査、目視検査、ファンクションテストに課題がある企業が多いことが分かる。

外観検査と目視検査については、BGA部品の増加によるテストカバレッジの減少の問題と、微細チップ部品の増加によりフィレットが小さくなり、虚報と呼ばれる良品を不良品と判定してしまう傾向にあることが課題となっていることが分かった。

また、ファンクションテストについては、製品の高機能化とFPGAにプロセッサが内蔵されたワンチップ化による影響で、テストプログラムの開発が複雑化していることが課題となっている。

製品の高機能化に伴いテストプログラムの開発規模が膨れ上がり、製品開発のリソースとは別に、量産テスト用の開発者を確保することが難しくなっている。

## 7 検査データ活用の課題

次に検査データ活用の課題に関する実態調査結果を図7

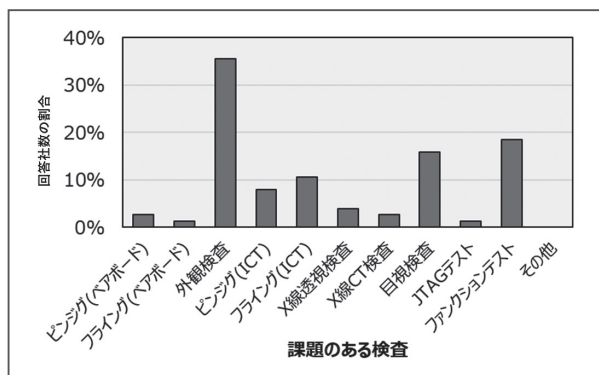


図6 実態調査結果 検査手法に関する課題

に示す。2007年と2020年の結果を比較すると、検査品質と人員に課題がある企業は多いが、13年前と大きな変化はみられなかった。

大きな変化があったのは、検査費用の課題が減少したこと、製造部門から設計部門へのフィードバックを課題としている企業が増加したことである。

このことから、量産検査のデータを蓄積して活用しようと考えている企業は増えているものの、どのように設計部門へフィードバックしたらよいか、頭を悩ませている状況が見えてきた。

設計にフィードバックするためには、不良品を正確に故障解析する必要があるが、狭ピッチのBGA部品と微細チップ部品が高密度に配置されている基板において、故障解析は非常に

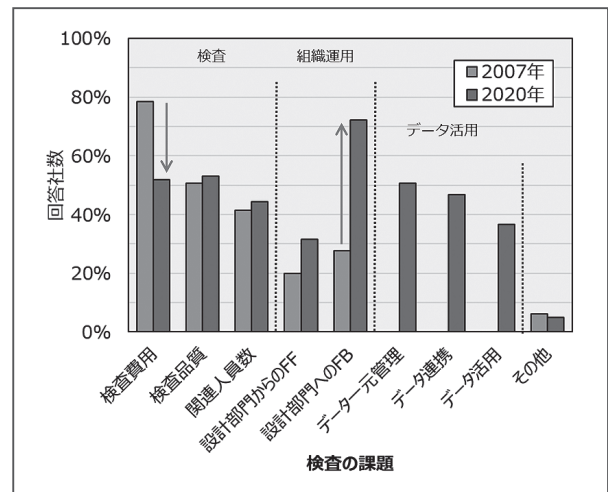


図7 実態調査結果 検査データ活用の課題

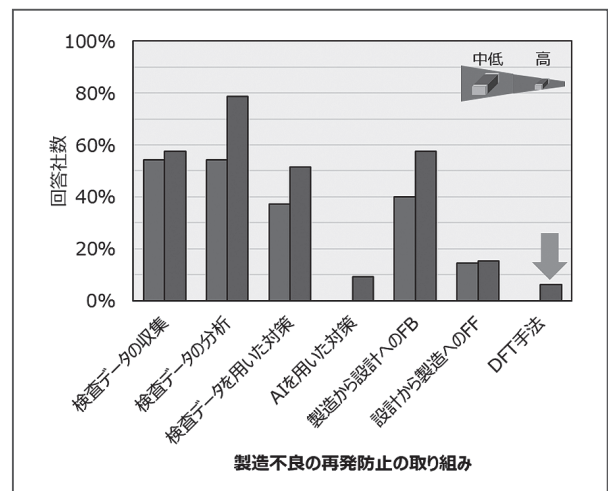


図8 実態調査結果 製造不良の再発防止に関する課題

難しい課題となる。

## 8 製造不良の再発防止の課題

実態調査の最後に、製造不良の再発防止に関する取り組みについて、図8の調査結果をみてみよう。

多くの企業で、検査データの収集と分析、さらに設計へのフィードバックは取り組まれていることが分かった。しかし、設計から製造へのフィードフォワード、テスト容易化設計DFT(Design For Testability)の取り組みは、ほとんど進んでいない状況がみえてきた。特に、テスト容易化設計DFTの考え方は、2007年当初からエレクトロニクス実装学会で訴えられてきたが、設計現場と製造現場には浸透していないようである。

回路設計、基板設計などの設計段階において、テストを考慮してテストカバレッジを最大化することが、製品の品質向上と製造不良の削減に繋がるので、テスト容易化設計に取り組んでいない企業は、DFTをデザインレビューのキーワードとして取り組まれると良いと思う。

## 9 テスト戦略の重要性

今回の実態調査結果から、IoT機器、産業機器、車載機器などは、図9のように主要部品のワンチップ化、チップ部品の微細化、BGA部品の狭ピッチ化により、さらに高密度化が進んでいくことが予想される。

この複雑で目に見えないBGA基板を、短時間に、正確にテストすることが、企業の競争力を高めるために、ますます重要になってくる。

一般的に新製品のプロジェクトがスタートした時には、製品の性能と製造コストを考えながら設計が進んでいくが、性能とコストばかりを考えて設計が進んでしまうと、テストのことがまったく考慮されていない基板になってしまう。

量産直前にテスト設計を始めた場合には、テストのために設計変更を行うことができない状況になり、重要な回路や部品がテストできないという状況に陥ってしまう。

このような事態に陥らないためにも、JTAGテストを活用したBGA基板のテスト戦略が重要になる。

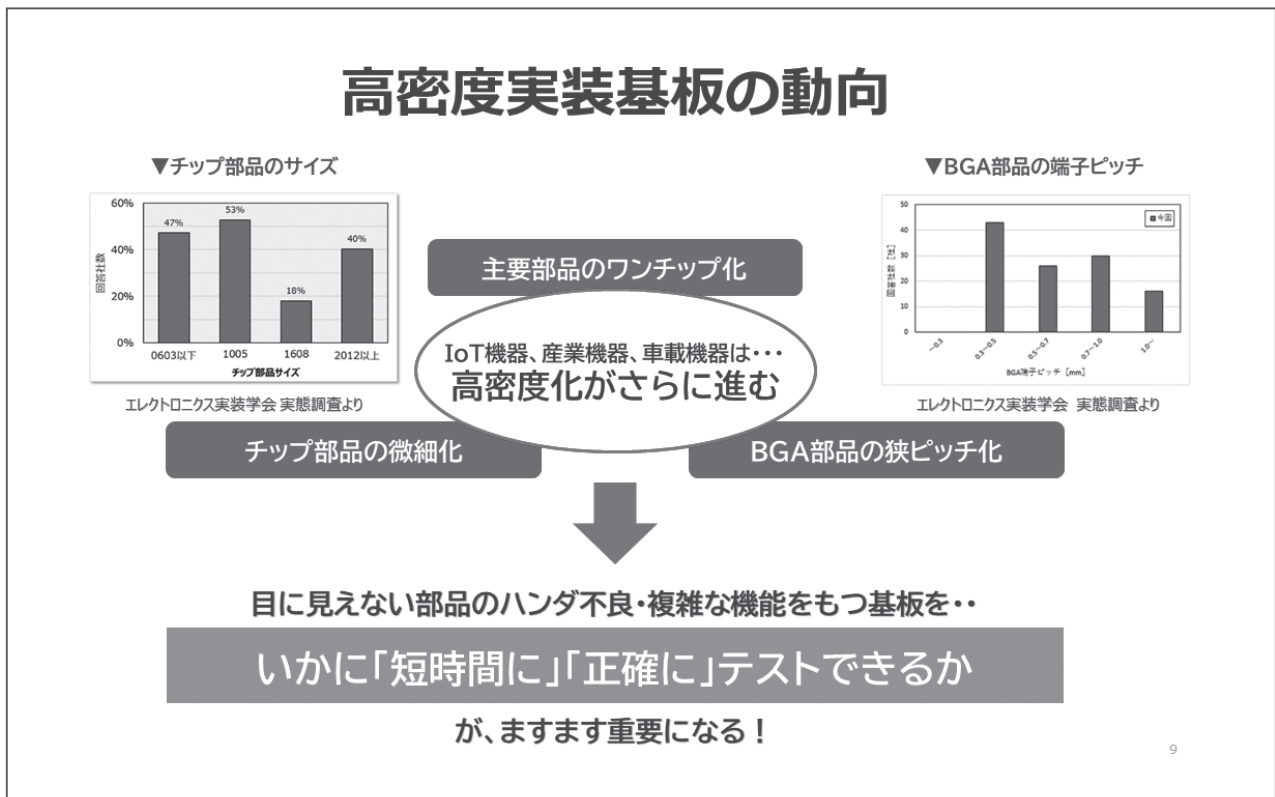


図9 高密度実装基板の動向

## 10 テスト戦略 ① 所有している検査機の課題を考える

BGA実装基板の量産検査においては、図10のように従来のテスト手法では実装保証が難しくなっている状況がある。

インサーキットテストでは、BGA部品にプロービングできないし、テストパッドは高速デジタル回路のノイズ源となってしまうため、テストパッドを配置することが禁止されているケースもある。

BGAの内側の端子を外部に引き出す配線が困難な状況の中、テストパッドのために配線を増やすことができない状況もテストカバレッジが低下する一因になっている。

ファンクションテストでは、近年のワンチップ化が進む中、テストプログラムが複雑化している。企業ではテレワークが推奨されているため、開発リソースが制限され、設計者の負担が大きくなっている。

また、一般的にファンクションテストは、機能レベルの合否判定の結果しか得られず、製造工程への的確なフィードバックは難しい。

3次元のX線テストの場合には、解像度を上げると撮影時間が長くなってしまい、量産検査で全数試験することは難しい。

また、撮影画像の解像度を上げるためには、基板のサイズに制限があるため、一般的にBGAの微細クラックを検出することができないという課題もある。

## 11 テスト戦略 ② 製品に求める品質から ハイブリッド検査を考える

このように従来の検査手法では、さまざまな課題があり、1つの検査手法だけではBGA基板の実装保証が出来ない状況になっている。

そこで、各検査手法の弱点を補完するために、JTAGテストと従来の検査手法を組み合わせたハイブリッド検査が使われるケースが増えている。テスト戦略を検討するときには、図11の各検査機の役割をまとめたので参考にしたい。

まず、画像テストのX線検査、自動外観検査AOIとJTAGテストのハイブリッド検査について説明する。X線検査とJTAGテストのハイブリッド検査では、BGA部品の実装保証と故障解析に向いている組合せである。

JTAGテストを使って短時間でBGA実装の検査と故障診断を行い、BGAのクラック箇所を3次元X線検査で撮影することにより、故障解析を非破壊検査で行うことができる。

また、AOIとJTAGテストを組み合わせれば、外観で撮影できるQFPとチップ部品はAOIで実装保証し、撮影ができないBGA部品をJTAGでテストすることによりテストカバレッジを拡大できる。

次に電気テストのインサーキットテスト、ファンクションテストとJTAGテストのハイブリッド検査について説明する。

インサーキットテストとJTAGテストのハイブリッド検査では、テストパッドを配置できる実装密度が低いアナログ回路

### 従来のテスト手法と課題

高密度化、BGA化が進む中でどのようにテストするか・・・

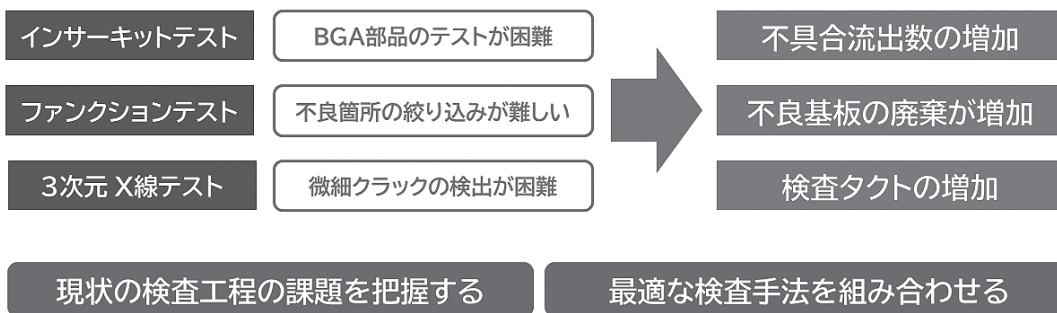


図10 従来のテスト手法と課題

のテストはインサーキットテストで行い、高速デジタル回路とBGA周辺はJTAGテストでテストできるため、BGA基板の全体を電気テストで確実に実装保証することができる。

インサーキットテストとJTAGテストは、どちらもテスト時間が短時間であるメリットがあり、テストプログラムを書き込む必要が無いため、量産試験に有効なハイブリッド検査となる。

また、故障箇所をピンポイントで特定することができることは、不具合の再発防止に繋がるため、大きなメリットとなる。インサーキットテストには、可動ピンでテストするフライングプローブ式とピン治具式の2種類がある。

最後にファンクションテストとJTAGテストのハイブリッド検査は、どちらも被検査基板を通电して行うテストであり、ピン治具でテストする検査手法となる。

JTAGテストでカバーしているテスト箇所は、ファンクションテストから省くことができるため、ファンクションテストの開発規模を削減して、開発者の負担を低減することができる。

また、テスト時間を短縮できるメリットもある。既存のファンクションテストに、JTAGコントローラを組み込むだけで、簡単にハイブリッド検査装置を構築することができるなど、親和性が高い。

皆さまの新製品の設計段階では、このように検査機のメリット、デメリットを考慮し、どのような方法で実装基板のテストを

行うべきかを一度考えて欲しい。

選択した検査手法でテストができるように回路設計のデザインレビュー時にテスト容易化設計を考慮することが重要になる。

特にJTAGテストを活用したハイブリッド検査は、検査コストと品質保証のバランスが良く、回路設計時にテスト容易化設計を行うことにより、最大限の効果を得られる。

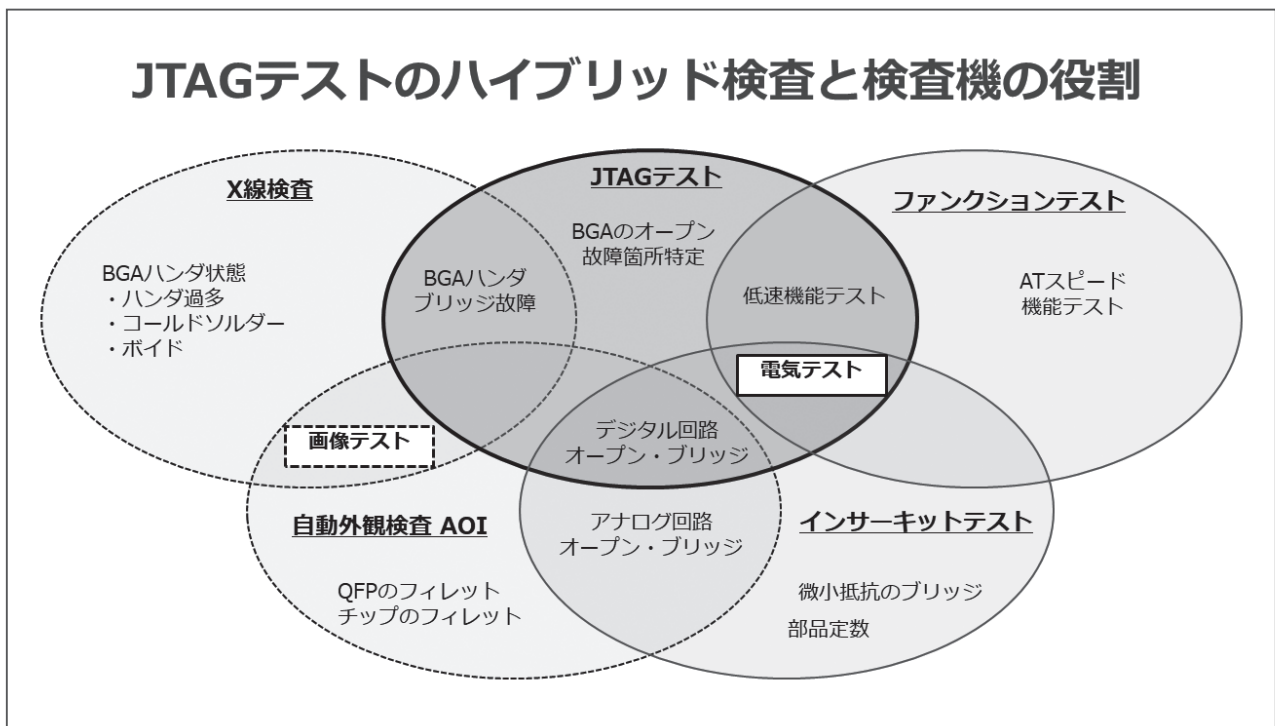


図11 JTAGテストによるハイブリッド検査

## 12 テスト戦略 ③ 回路設計から テスト容易化設計を考える

ハイブリッド検査のカギとなるJTAGテスト統合環境「JTAG ProVision」は、図12のようにテストアプリケーションを自動生成する機能があり、回路CADから出力される配線情報と「JTAG ProVision」に内蔵する29万種類の部品ライブラリから、テストアプリケーションが自動生成される。したがって、回路設計直後に設計者の手間をかけずにテストアプリケーションが完成する。

生成したテストアプリケーションのデータから、テストカバレッジ評価ツールで、被検査基板のどの配線をテストしているかを瞬時に把握することができる。

さらに、この結果を「JTAG Visualizer」で読み込むと、テストカバレッジを回路CADとレイアウトCAD上にマーキングできるため、設計初期の段階でテストカバレッジをレビューすることができるようになる。

重要な回路がマーキングされずに、テスト範囲に含まれない場合には、回路設計を工夫してテスト範囲を広げることができる。

回路図を変更した後は、テストアプリケーションを再生成すれば、すぐにテストカバレッジが広がったかどうか確認できる。

生成したテストアプリケーションを実行すると合否判定ができ、故障診断ツール「JTAG BSD」を実行すると故障診断結果が部品の端子レベルで表示される。

製造現場においては、検査作業者の方でも簡単に故障解析ができるため、すぐに手直しすることができる。また、故障解析結果の検査ログも残るため、設計への的確なフィードバックを行うことができるようになる。

## 13 テスト戦略 ④ 製品のライフサイクルから テストシーンを考える

テスト戦略を考えるとときには、製品ライフサイクルの中で、さまざまなシーンを想定して検討することが求められる。

JTAGテストは、コンパクトで持ち運びが容易であるため、図13のように試作基板の検査、量産検査だけでなく、市場に流出した不具合品の解析まで多くのシーンで活用することができる。

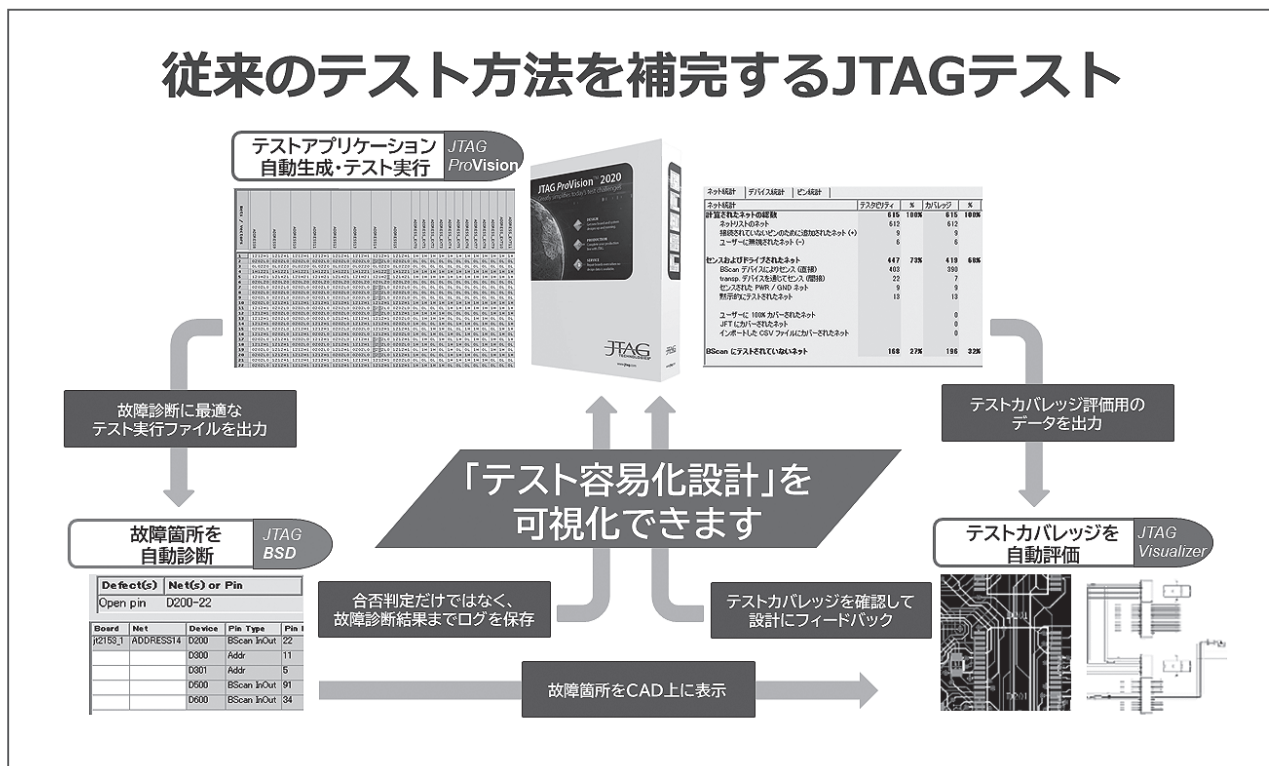


図12 JTAGテストの活用例

試作基板の検査では、ピン治具を使わずに、マイコンのデバッグポート、FPGAのダウンロードコネクタより、ケーブル接続でテストすることができる。

デバッグ中に基板を改造した場合には、改造後の回路図データからテストアプリケーションを再生成して、改造結果もテストすることができる。

量産のシーンでは、ピン治具にJTAGコントローラを組み込み、量産用の検査機として使うことができる。作業者のスキルに依存しない合否判定とトレーサビリティの管理により、不具合品の市場流出を防止できる。市場不具合品の解析のシーンでは、故障解析の自動化ができる。

また、JTAGテストを連続実行するモードが用意されており、振動試験や温度試験と組み合わせ、発生頻度の低い不具合箇所を究明することもできる。

BGA実装基板の故障箇所を非破壊で特定することができるため、ポイントを絞って3次元X線により非破壊で解析したり、ピンポイントで断面解析を行って成分分析を行い、不具合発生の真の原因を特定することができるようになる。

テスト戦略をさらに良いものにするためには、製造現場の声を反映することがもっとも重要である。

JTAGテストが製造現場で支援されている理由は、図14(次ページ)のように製造現場の3つの課題を解決できることにある。

1つ目の理由は、半導体不足により部品の入手が困難になり、設計変更を余儀なくされた場合でも、検査装置の変更を迅速に対応できるテスト手法ということである。

設計者は、部品変更に伴い設計変更のための負担が増えている。この状況は、生産技術者も同じであり、検査装置を変更、準備するための負担が増えているという。

JTAGテストの場合には、基板上の部品の変更、実装・非実装の変更があったときに、部品ライブラリを入れ替えるだけで、すぐに部品変更後の基板に対応するテストアプリケーションを生成することができる。したがって、突然の部品変更があっても、製造検査ラインを長期間とめることなく製造を続けることができる。

2つ目の理由は、BGA不良基板の廃棄削減である。BGA端子のピッチが0.5mmよりも狭くなると不具合発生の頻度が増えてくる。また、故障箇所を特定することが難しいため、修理が出来ずに不良基板を廃棄している企業が多い。

しかし、JTAGテストを活用するとBGAの故障箇所が自動的に診断されるため、故障解析の手間をかけずに修理することができ、不良基板の廃棄数を大幅に削減できるようになる。

## 14 テスト戦略 ⑤ 製造現場の課題を解決する 方法を考える

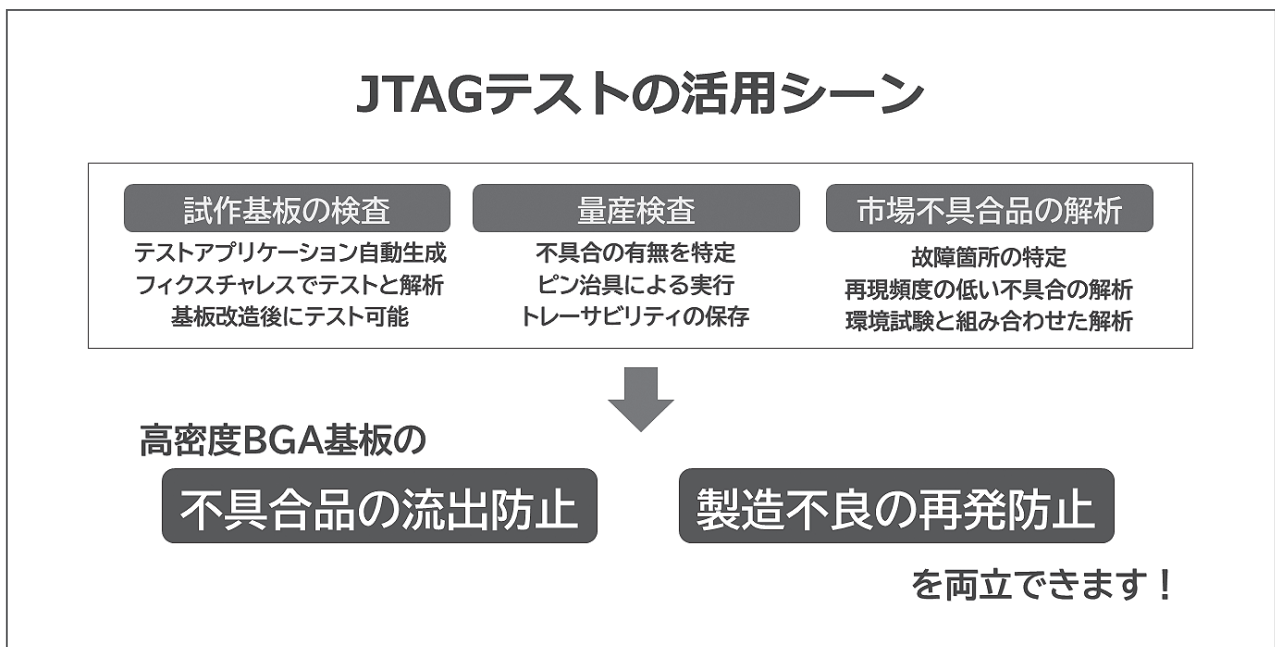


図13 JTAGテストの活用シーン



3つ目の理由は、検査結果の的確なフィードバックである。せっかく量産検査で蓄積した検査結果も、合否判定のみではフィードバックすることはできないが、JTAGテストでは故障診断結果を蓄積して、BGAのどの端子で不良率が高いか統計分析することができるようになる。

このように、製造現場の検査データを製造ラインや設計にフィードバックして、不具合の再発防止に繋げるための的確なフィードバックを実現できるメリットは大きい。

今回、JTAGテストと様々な検査手法を組み合わせるハイブリッド検査について紹介したが、JTAGテストをご存知ではない方も多いようだ。

JTAGテストがどのような技術であるか、JTAG博士が分かりやすく解説した動画をYoutubeで公開している。ぜひ、「JTAG博士」というキーワードで検索して、図15の動画を参考にして欲しい。

## 15 まとめ

実装部品の小型化、実装基板の高密度化が進み、検査と故障解析の難易度が年々上がっていることは、皆さまも実感されているのではないだろうか。

高密度実装基板の検査を量産直前になって検討しても、設計変更が出来ないためにテストカバレッジが低くなってしまいうため、設計段階からテスト戦略を練り、テスト容易化設計に取り組むことが求められる。

この取り組みが、製品の品質保証を確かなものにし、「不良品の市場流出防止」と「不具合の再発防止」にとって重要なものとなる。企業の競争力を高めるためには、さまざまなテストシーンを想定して、企業の利益となる品質を目指して、最適なテスト戦略を考えて欲しい。



図15 JTAG博士の技術講座

## 製造現場で支持されるワケ

### 突然の部品変更にも即対応

「テストアプリケーション自動生成機能」により  
突然の部品変更にも即対応でき  
製造検査ラインを長期間止めることはありません

### 不良基板の廃棄を削減

テスト実行と同時に故障診断ができ  
製造検査後すぐに修理ができるため  
不良基板の廃棄を大幅に削減できます

### 的確なフィードバック

検査員のスキルに依存しないテストと  
BGA基板に対応する故障診断機能により  
製造工程、設計への的確なフィードバック

図14 JTAGテストが製造現場で支持されるワケ